



## Solderless interconnection of embedded active components

In the present study a solderless interconnection and packaging technique for active components is presented. It is based on electroless copper deposition directly onto photodefined wiring tracks connecting the (I/O) pads of embedded active components.

In this manner better electrical conductivity, higher reliability and accuracy of ultra fine-pitch interconnections in a low-cost integrated module boards are achieved.

This non-vacuum and solderless copper/polymer process which makes use of a photosensitive epoxy resin, has been used for interconnecting successfully the pads as small as 30 x 30  $\mu\text{m}^2$ .

It is emphasized that this solderless Cu-on-Cu process enables the production of reliable electrical connections at ambient temperature without difficulties related to mechanical and thermal stability of very small SnPb solder joints.

Detailed microstructural observations of interconnected test chips each containing 376 contact pads revealed good chemically bonded interfaces.

The research project is supported financially by the National Technology Agency (TEKES) and Finnish electronics industry. It is also closely related to laboratory projects funded by the Academy of Finland.

Co-operators for the project are TKK EM laboratory, VTT Electronics, Nokia Mobile Phones, Picopak, Elcoteq Network, Audel, Polar Electro, Suunto, Micronas, Planar Int., Ultraprint, Aspocom, LK-Products, Vaisala ja Simage.

The research team is led by professor Jorma Kivilahti (Jorma.Kivilahti@hut.fi).

# Juotteettomasti integroidut moduulilevyt

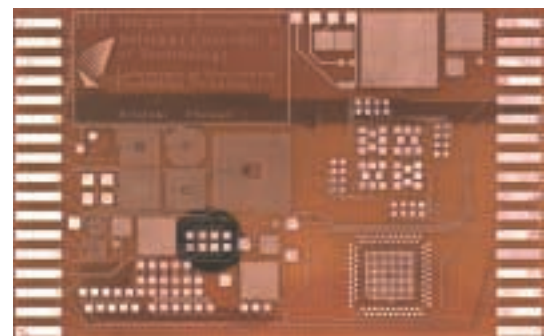
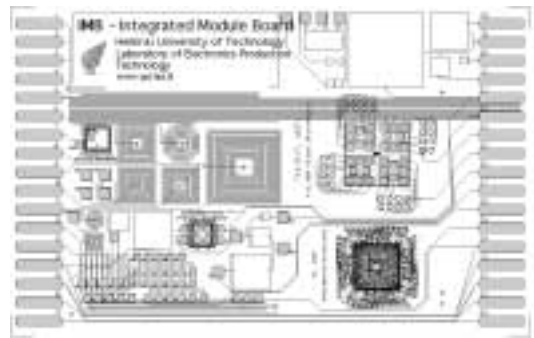
# Pienten liitosten tulevaisuus

Uudessa täysin juotteettomassa kokoonpanoprosessissa yhdistyvät piirilevynvalmistus, komponenttien kotelointi ja kontaktointi. Menetelmällä integroidaan paljaat mikropiirit ja passiivikomponentit suoraan "piirilevyn" sisään, jolloin erikoistiheän kokoonpanon sähköinen suorituskyky ja luotettavuus kasvavat merkittävästi.

Jatkuva elektroniikkatuotteiden miniaturisointi johtaa juotetilavuuksien pieneneeseen etenkin paljaiden mikropiirien ja alustan välisissä sähköisissä kontakteissa (Kuva 1). Pienissä juotosliitoksissa (< 10-3 mm<sup>3</sup>) liian suuri osuus juotteen tilavuudesta voi muuttua hauraiksi metallienvälisiksi yhdisteiksi joko valmistuksen tai käytön aikana. Tämä heikentää merkittävästi juotosten luotettavuutta.

Lisäksi pienissä juotoksissa on vähemmän kiteitä, jolloin juotoksen heikentynyt jousto ja epäpuhtauksien korostuneet vaikutukset vähentävät osaltaan sähköisten kontaktien luotettavuutta. Tunnettu esimerkki tästä on alustäytemateriaalien (underfills) käytön välttämättömyys Flip Chip - ja pienen jakovälän CSP-kokoonpanoissa.

Jännityksiä syntyy orgaanisen substraatin ja piin (tai kotelon) erisuuren lämpölaajenemisen takia, ja nämä jännitykset ovat sitä suurempia, mitä lähempänä komponentti on alustaa eli mitä pienempiä ovat juotokset. Alustäyte tarvitaan jakamaan erityi-



Kuva 8. IMB (musta pala) sisältää kontaktoituja passiivi- ja aktiivikomponentteja. Figure 8. Interconnected passive and active components are integrated into the IMB.

sesti reunaliitoksiin kohdistuvia jännityksiä koko komponentin alalle. Ilman alustäytettä tiheäkontaktisten Flip Chip -kokoonpanojen elinikä jää varsin lyhyeksi.

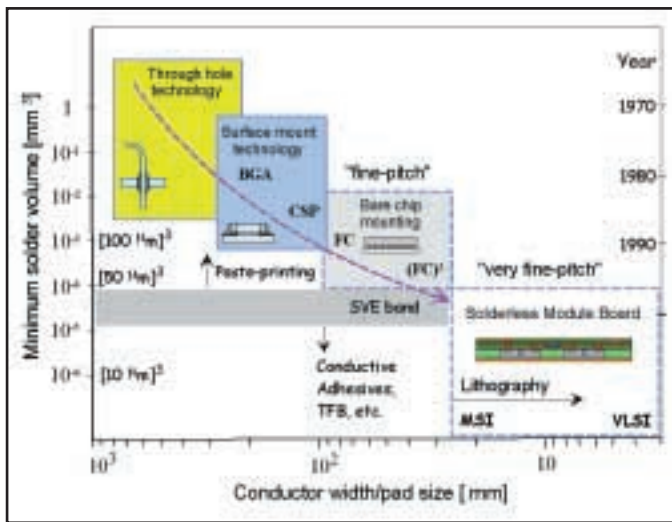
Liitostiheyksien kasvun myötä kiinnostus on kohdistunut monisirumoduuleihin (MCM, Multi Chip Module), joissa mikropiirit kontaktoidaan erikoistiheille alustoille käyttämällä lankaliitos-, TAB- tai juotenystettyä Flip Chip -tekniikkaa.

Pienentäkseen liitosten impedanssia ja induktanssia, General Electric (GE) on kehittänyt tekniikkaa, jolla monisirumoduulin mikropiirit integroidaan keraamialustaan. Tämä HDI-tekniikka (High Density

Interconnection) perustuu kuvan 2 esittämään Chip First -menetelmään, jossa mikropiirit asetetaan ensin keraamilevyyn valmistettuihin syvennyksiin ja sen jälkeen mikropiirin ja alustan välinen rako täytetään keraamilla tai polymeerillä.

HDI-tekniikalla voidaan valmistaa MCM-komponentteja, joilla on suuri kontaktitiheys ja matala impedanssi. Lisäksi HDI-tekniikalla valmistettu MCM-rakenne antaa haudatuille mikroliitoksille hyvän mekaanisen ja kemiallisen suojan.

Läpiviennit mikropiireihin valmistetaan laserporauksella alustan päälle laminoitun dielektrisen kalvon läpi, ja sähköinen kontaktointi tehdään perin-



Kuva 1. Juotostilavuukien kehitys ja SVE-efekti. Figure 1. Evolution of solder joint volumes and SVE-effect.

teisellä semiadditiivisella sputterointi- ja kuviointitekniikoilla.

Juotteeton kokoonpanoprosessi

TKK:n Elektroniikan valmistustekniikan laboratoriossa kehitetty uusi integrointimenetelmä mikropiiriin (ja passiivikomponenttien) kontaktioimiseksi orgaanisiin alustoihin eroaa GE:n tekniikasta muun muassa siinä, että se on täysin additiivinen ja että sähköinen kontaktointi ja piirijohtimien valmistus tehdään kemiallisen kuparoinnin ja valokuvioitavien dielektristen resistien avulla, jolloin suurten paineierien samanaikainen prosessointi on mahdollista.

Uudella tekniikalla vältetään myös erilaiset metallointien syövytysvaiheet ja sillä voidaan valmistaa sekä yksittäisiä komponentteja (CSP) että monisirumoduuleja (MCM). Menetelmällä voidaan integroida mikropiirejä myös suoraan piirilevyyn (CIB, Chip-in-Board).

Koska tekniikka perustuu valolitografian ja märkämateriaalien prosessin käyttöön, sillä voidaan valmistaa matalissa lämpötiloissa luotettavasti erittäin pieniä liitoksia (< 50 m, kuva 1). Menetelmä soveltuu erityisen hyvin uusien kuparimetallitujen mikropiiriin kontaktointiin, jolloin alustan kuparijohtimet kasvatetaan "saumattomasti" IC:n kuparipadeille. Päinvastoin kuin juottamisessa kontaktoitavien metallien välillä (Cu/Cu) ei tällöin luonnollisesti esiinny minkäänlaisia kemiallisia reaktioita eikä niin muodoin myöskään SVE-efektiä.

Yksinkertaisen monisirumoduulin juotteeton valmistusprosessi on esitetty kuvassa 3. Siinä neljä kuparinystytettyä mikropiiriä on ensin ladottu tarkasti

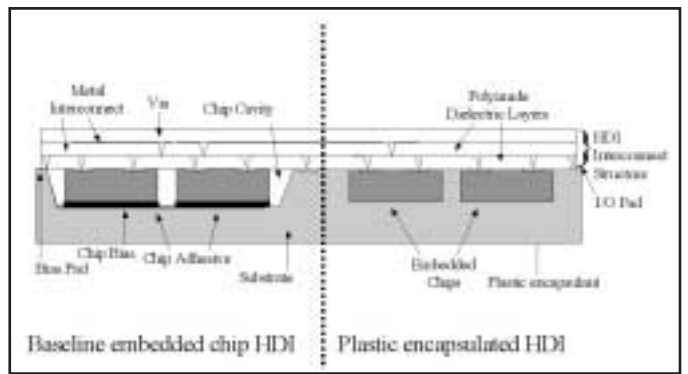
alustalle aktiivinen puoli ylöspäin (a). Alustana voidaan käyttää FR4:ää tai kuparilevyä. Mikropiirit valetaan tämän jälkeen epoksiin, joka kovetetaan "koteloksi" kahdessa perättäisessä vaiheessa (b).

Ylimääräinen epoksi hiotaan mikropiiriin päältä pois siten, että kaikkien mikropiiriin ulostulonostyt tulevat esille (c). Hiomisen jälkeen karhea kotelon pinta aktivoidaan kolloidisella tina-palladium-liuoksella kuparin kemiallista pinoitusta varten. Aktivoinnissa tina-palladium-saarekkeet absorboituvat alustan pinnalle, joka ei johda aktivoinnin jälkeen sähköä.

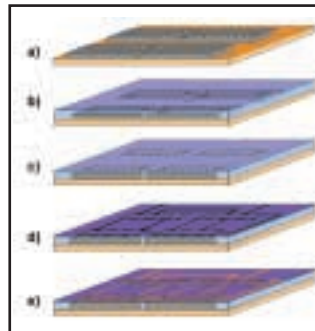
Aktivoituvaihetta seuraa dielektrisen resistin litografiaprosessi (d), jossa resisti pinnoitetaan, valotetaan, kehitetään ja kovetetaan. Kehitysvaiheen aikana valottamattomat alueet liukenevat kehitteeseen, jolloin näiltä kohdilta paljastuu edellisessä vaiheessa aktivoitua alustan pintaa. Kemiallinen kupari pinnoituu vain aktivoituille alueille, jolloin liitokset ja muu tarvittava johdotus valmistuvat samanaikaisesti (e).

Lopuksi kuparipinnoite jälkikäsitellään luotettavuuden parantamiseksi. Seuraava johdinkerros voidaan nyt valmistaa toistamalla edellä esitettyjä prosessivaiheita; aktivointi, litografia ja kemiallinen kuparointi. Dielektrinen kerros on kuitenkin karhennettava riittävän adheesion varmistamiseksi ennen seuraavan johdinkerroksen valmistusta.

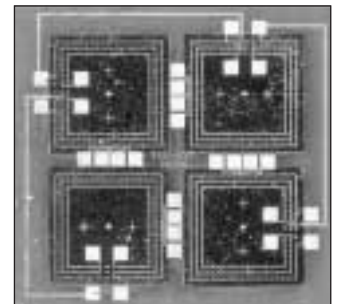
Integroidut komponentit ovat luotettavia MCM-testikomponentti ja yhden testimikropiiriin sisältäviä komponentteja valmistettiin käyttämällä esitettyä juotteeton-



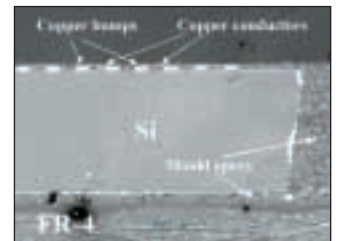
Kuva 2. GE:n HDI-tekniikka. Figure 2. GE's HDI-technique.



Kuva 3 Juotteeton kokoonpanoprosessi. Figure 3. Solderless assembly process.



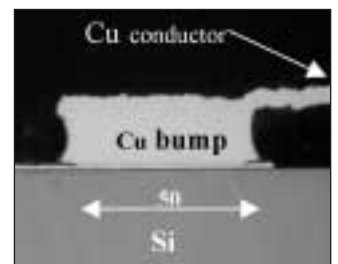
Kuva 4. Neljän testimikropiiriin MCM-komponentti. Figure 4. MCM-component containing four test chips.



Kuva 5. Poikkileikkaus juotteetomasta liitosrakenteesta. Figure 5 Cross-section of the solderless interconnections.



Kuva 6. Juotteeton liitos kultanystyyn. Figure 6. Solderless interconnection to gold bump.



Kuva 7. Juotteeton Cu|Cu-liitos. Figure 7. Solderless Cu|Cu-interconnection.

ta kokoonpanotekniikkaa. MCM-komponentti on esitetty kuvassa 4, josta voidaan havaita kuinka neljä 100 mikrometrin (50 + 50) jakovälin testimikropiiriä on kontaktoitu keskenään "daisy chain"-testirakenteeksi. MCM-komponentin aktiivinen pinta-ala, joka sisältää johdotuksen, mittapisteen sekä mikropiireihin tehdyt 1504 kuparikontaktia on pinta-alaltaan noin yksi neliösentti. Jotta komponentista saataisiin mahdollisimman ohut, voidaan alusta, johon mikropiirit kohdistetaan ja ladotaan, poistaa. Ohennetun komponentin takapuoli voidaan tarvittaessa pinnoittaa kuparilla samanaikaisesti muun kuparoinnin kanssa riittävän lämmönsiirron varmistamiseksi.

Kaikki komponentit suunniteltiin siten, että "daisy chain"-testirakenteen aiheuttamaa vastusta voitiin monitoroida testauksen aikana. Komponentteja testattiin ympäristörasitustestissä (85 (C) ja 85 % suhteellinen kosteus) 3000 tunnin ajan sekä lämpöshokkitestissä (-65 (C) +125 (C) 1000 syklin ajan. Yhden syklin kesto oli 30 minuuttia. Testit eivät aiheuttaneet muutoksia kontaktivastuksissa. Kosteuden kestävyys ja lämpörasituksen lisäksi komponenttien todettiin olevan mekaanisesti erittäin luotettavia.

Kuvassa 5 on esitetty poikkileikkaus yhden komponentin lii-

tosrakenteesta, jolla daisy chain-testirakenne on muodostettu.

Kuvassa 6 on kultanystyyn kemiallisesti kasvatetun kuparijohtimen poikkileikkaurakenne, kun taas kuva 7 esittää liitoksen poikkileikkaurakennetta, kun nystymetallina on kupari. Eri nystymetallien tapauksissa ei havaittu merkittävää eroa liitosten sähköisissä ominaisuuksissa.

Komponenttivalmistuksen lisäksi uudella tekniikalla voidaan myös integroida mikropiirit suoraan piirilevyyn samanaikaisesti muun johdotuksen valmistamisen kanssa. Tällöin käytetään nystyttämätöntä mikropiiriä, joka valetaan piirilevyyn porattuun reikään. Ulostulometallointina voi olla kulta tai kupari. IBM:n kuparijohdotettujen mikropiirien yleistyessä kontaktialue olisi luonnostaan kuparia ilman mitään erityistä alusmetallurgiaa.

Integroitaessa mikropiirejä piirilevyihin on kohdistuksessa oltava tarkka, mikä ei ole ongelma tämän päivän tarkoilla ladontakoneilla. ”Joustavat liitosalustat”-projektin tavoitteena on valmistaa kuvassa 8 esitetty ”Integrated Module Board (IMB)”, jolla demonstroidaan mikropiirien ja passiivisten komponenttien kuten vastusten, kondensaattoreiden ja kelojen valmistusta additiivitekniikalla samaan ”piirilevyyn”. IMB:ssä tulee olemaan kaksi erikoistiheätä testimikropiiriä, CSP-kotelon kontaktialueet, 37 vastusta, 12 kondensaattoria ja 9 spiraalike-  
laa. Vastukset valmistetaan kemiallisesti amorfisesta nikkelifosforista (NiP), niiden neliö-

määrien vaihdella 1—1000 neliöön.

#### Suunnittelijalle vapauksia

Uudessa mikropiirien integrointimenetelmässä yhdistyvät komponenttien kontaktointi, kotelointi ja alustan valmistustekniikat yhdeksi prosessiksi. Erikoistiheiden sähköisten kontaktien valmistaminen lähellä huoneenlämpötilaa normaalissa ilman-

paineessa tarjoaa kustannustehokkaan ratkaisun integroida mikropiirejä piirilevyjen sisään.

Matalien prosessointilämpötilojen ansiosta uusi tekniikka voi hyödyntää edullisia orgaanisia alustamateriaaleja, mikä on tärkeää erityisesti kulutuselektronikkasovelluksissa. Kemiallisen kuparoinnin käytöllä valmistetaan liitosten luotettavuus ilman pieniin liitoskokoihin liittyviä vaikeuksia. Lisäksi suh-

teellisen monimutkaisia mikropiirien juotenystysten alusmetallurgioita voidaan yksinkertaistaa ja viime kädessä poistaa kokonaan, kun mikropiireissä siirrytään enemmälti käyttämään kuparijohdotusta.

Suuri kontaktointitarkkuus ja signaalireittien lyhentäminen saavutetaan käyttämällä valokuvioitavaa dielektristä resistiä, jolloin tuotteen sähköistä suorituskykyä voidaan parantaa. ●

#### Taustat

**Kirjoittajat:** DI Arni Kujala toimii TKK:n Elektronikan Valmistustekniikan laboratoriossa projektipäällikkönä Joustavat liitosalustat -projektissa. Professori Jorma Kivilahti toimii TKK:n Elektronikan valmistustekniikan laboratorion ja Elektronikan valmistuksen tutkijakoulun johtajana.

**Yhteystieto:**  
Jorma.Kivilahti@hut.fi

**Tutkimus:**  
Uudet integroidut liitosalustat

**Yhteistyössä:** TKK EV laboratorio, VTT Elektronikka, Nokia Mobile Phones, Picopak, Elcoteq Network, Audel, Polar Electro, Suunto, Micronas, Planar Int., Ultraprint, Aspocom, LK-Products, Vaisala ja Simage.

**Teknologiaohjelma:** ETX