

Piipintaa jakamalla kustannukset alas

Köyhän miehen ASIC

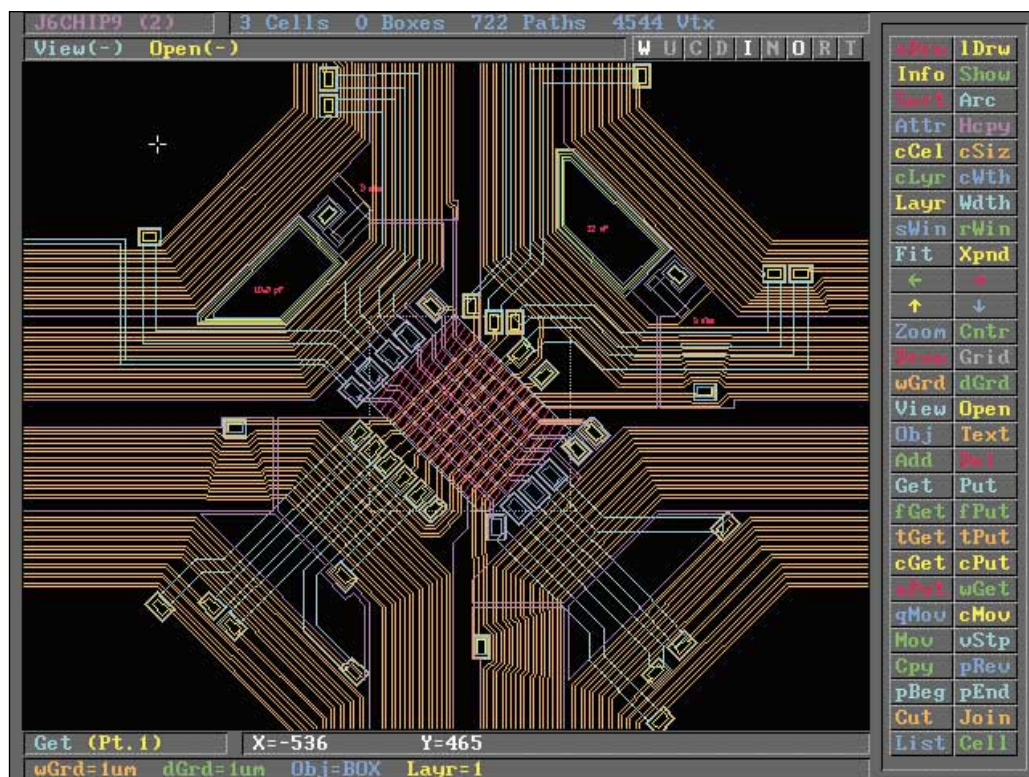
Omien mittojen mukaan tehty piiri kuulostaa kalliilta, mutta sen ei välttämättä tarvitse olla. Suunnittelemalla yliopistoissa kehitetyillä ilmaisohjelmilla ja jakamalla piikiekkon muiden kanssa, vältetään suuret aloituskustannukset. Näin pienikin yritys voi hyötyä laitteen suunnittelusta suoraan piille.

Mikropiirien valmistuksen ääripää ovat nykyään hyvin kaukana toisistaan niin prosessoinnin kuin suunnittelunkin suhteen. Kokonainen prosessilinja voi olla pyhitetty yhden tai muutaman massakomponentin valmistukseen, esimerkiksi tietyn DRAM-tyypin tai kulutuselektronikkaan tarkoitetun ASIC-piiriin. Toisessa ääripäässä täysin räätälöityjä ASIC-piirejä saa MPW-palveluiden (Multi Project Wafer) kautta kymmenen kappaleen erissä kohtuulliseen hintaan.

Myös suunnittelun työkalut eroavat kuin yö ja päivä. Piiri voidaan suunnitella unix-pohjaisessa työasemaverkossa järeillä EDA-ohjelmistoilla ja valmiilla makrosoluilla tai syntetisoitavilla VHDL-ytimillä, jotka voivat pitää sisällään vaikka kokonaisen signaaliprosessorin. Toisaalta Internetistä on ladattavissa yliopistoissa PC-ympäristöön kehitettyjä ilmaisohjelmistoja, joilla voidaan piirtää suoraan yksinkertaisen piirin layout. Asteikon halvasta päästä löytyy ratkaisuja, joita pienikin yritys kannattaa harkita – saisiko laitteen suunnittelusta suoraan piille ehkä jotain etua?

Partnerit tulevat verkosta

Moniprojektiajojen (MPW) ideana on kerätä suuri joukko toimeksiantajia, joista kukin varaa pienen alueen piikiekkolta, jolloin piirinteen suuret aloituskustannukset voidaan jakaa usean tahon kesken. Kustannuksia on alentanut myös monipro-



Ilmainen piirto-ohjelma LASI tuottaa GDS II -formaattia, eikä vaadi toimiakseen kuin MS-DOS-koneen.

jektiajojen muuttuminen monien prosessitalojen vakiotuotteeksi ja erityisten ”piinvälitys-toimistojen” syntyminen.

Internetillä on oma osuutensa moniprojektiajojen yleistymisessä, sillä verkon kautta on tehokasta jakaa tietoa suunnittelusäännöistä ja solukirjastoista sekä koota eri tahojen suunnitelmia piirejä yhdelle kiekolle. Internetistä löytyviä prosessinvälittäjiä ovat CMP ja Europractice vanhalla mantereella sekä alan pioneeri MOSIS Yhdysvalloissa. Kotimaassa VTT Elektronikka tarjoaa moniprojektiajoja 0,8 mm BiCMOS-prosessillaan, johon voi yhdistää nopeita ($f_t = 16$ GHz) bipolaaritransistoreita.

Esimerkiksi MOSISin kautta saa minimissään viisi koteloitua 2,2 x 2,2 millimetrin mikropiiriä noin tuhannella markalla kappale, kun piirit toteutetaan AMIn prosessilla, joka yhdistää 1,2 mm CMOSin ja vähäkohinaiset bipolaaritransistorit. Koska pelkistä monikerrospiirilevyistä joutuu protomäärissä maksamaan noin tuhat markkaa kap-

paleelta, pienekin yrityksen kannattaa harkita elektronikan suunnittelua suoraan piille. Piirien valmistusajat ovat kuukausia, joten mistään ”rapid prototypingistä” ei ole kyse.

Jos prosessointihinta ei sisällä kotelointia, Selmic Oy ja Detection Technology tarjoavat kotimaassa kotelointi- ja bondauspalveluita myös pienille piirimäärille. Näiden yritysten kautta on mahdollista saada myös eksoottisempaa kotelointia, kuten Ball Grid Array tai sirun bondaus suoraan piirilevylle ilman koteloa.

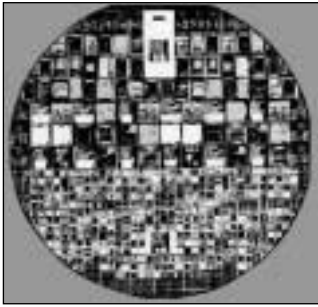
Kuin piirilevyn suunnittelua

Prosessitalo saa mikropiirin suunnitelman tyypillisesti GDS II -tiedostona, joka sisältää piikiekkon kasvatettavien kerrosten geometrisen kuvauksen, hie-man samaan tapaan kuin Gerber-tiedosto kuvaa piirilevyn johdotusgeometrian. GDSII-kerroksiin sisältyy tyypillisesti kahdesta neljään metallointikerrosta, jotka vastaavat piirilevyn johdotuskerroksia; sekä joukko

eristeen kontaktiaukkoja kuvaavia kerroksia, jotka vastaavat piirilevyn via-karttaa ja poraustiedostoa. Kerrokset täytyy tietenkin piirtää noudattaen prosessikohtaisia suunnittelusääntöjä, joissa määritellään esimerkiksi kuinka kaukana kahden johtimen pitää olla toisistaan tai kuinka paljon metalloinnin pitää ulottua kontakti-ikkunan reunojen yli.

GDSII-formaattia voi tuottaa ilmaisilla piirto-ohjelmilla, kuten LASI (MS-DOS) ja Magic (Linux), minkä lisäksi on olemassa kaupallisia konversio-ohjelmia, jotka muuttavat AutoCad-formaattia GDSII:ksi. Esimerkiksi VTT ottaa layoutit vastaan myös suoraan AutoCadin. Hieman vakavampaan suunnittelutyöhön kannattaa harkita Tanner Researchin varsin suosittua ohjelmapakettia, joka hinnaltaan vastaa tavallista piirilevyohjelmistoa (kokoonpanosta riippuen tuhansista kymmeneen tuhansiin markkoihin).

Valitettavasti GDSII-tiedosto sisältää myös eksoottisempia kerroksia, joille ei löydy vasti-



Yhdysvaltalainen Mosis on tuottanut jo yli 30000 "yhteistä" ASIC-piiriä.

netta piirilevypuolelta. Vastusten muodostaminen resistiiviseen polypii-johdotuskerrokseen on vielä varsin suoraviivaista, mutta esimerkiksi ionistutusikkunoiden piirtäminen MOS-transistorien muodostamista varten vaatii jo puolijohdefysiikan tuntemusta – ellei sitten tydy kopioimaan transistorireita piirivalmistajalta mahdollisesti saaduista layout-esimerkeistä. GDSII-tiedoston kaikkien kerrosten piirtäminen itse on toki mahdollista ja sille on nimikin: full custom -suunnittelu.

Onneksi monet mikropiirivalmistajat ovat luoneet valmiita solukirjastoja, joihin tyypillisesti sisältyy digitaalisia SSI- ja MSI-toimintoja, kuten portteja, kiikkuja ja puskureita, sekä analogisia alkiota, kuten operaatiovahvistimia ja jännitereferenssejä. Nämä solut ovat valmiita GDSII-lohkoja, joissa kaikki tarvittavat kerrokset ovat paikallaan, joten transistoritason suunnittelua ei tarvitse tehdä.

ASIC-piirin suunnittelijan teh-

tävänä on valita kirjastosta sopivat solut, sijoitella ne käytettävissä olevalle piialueelle ja vetää soluja yhdistävä johdotus. Tämä muistuttaa piirilevyn suunnittelua: valitaan komponentit, sijoitellaan ne piirilevylle ja vedetään johdotus. Solukirjastojen laatijat pitävät usein solujen sisäisen rakenteen omana tietonaan. Suunnittelija näkee silloin layoutissa vain harmaan laatikon sekä kontaktit, joiden kautta soluun liitetään, ja piirin valmistaja täyttää harmaan laatikon todellisilla rakenteilla vasta saatuaan suunnitelman prosessoitavaksi. Langoituksen voi vetää yksinkertaiseen piiriin käsinkin, mutta Magicista ja Tannerin L-Editistä löytyy myös solujen automaattinen sijoittelu ja routeri.

Solukirjaston saa allekirjoituksella

Solukirjaston saa tyypillisesti ilmaiseksi prosessinvälittäjältä, kunhan allekirjoittaa vaadittavat salassapitosopimukset. Lisäksi kirjasto pitää saada formaatissa, jota suunnittelutyökalu ymmärtää. Koska ammattimaiset VLSI-suunnittelijat käyttävät järeitä ohjelmistoja, kuten Mentor Graphics, Cadence tai Synopsis, useimmat suunnittelun tukipaketit on tarkoitettu näille työkaluille. Tannerin kohtuuhintaista L-Editiä tuetaan myös melko laajasti.

Ainakin Europracticen tukipaketissa Alcatel-Mietecin 0,7 mm CMOS-sekasignaali-prosessille luvataan tuki myös GDSII:n mustille laatikoille, samoin CMP:n tukipaketissa

AMS:n 0,8 mm CMOS:lle. Kun kysyin asiaa Mietecin insinööreiltä, he kertoivat, että itse asiassa myös esimerkiksi Mentorin ja Cadencen tukipakettien solukirjastot löytyvät myös GDSII-muodossa, jota ilmaisutyökalut periaatteessa ymmärtävät. On siis oletettavissa, että ilmaistyökaluilla voi – vaivaa nähden – suunnitella piirejä lähes mille hyvänsä tarjolla olevista prosesseista.

CMP:n kotisivut kertovat tuesta Alliancesille (ilmainen piirisynteesiohjelmisto) ja Magicille ATMELin 0,7 mm ja AMS:n 1,2 mm prosessin yhteydessä.

Paitsi layoutin teon helpottaminen, valmiiden solukirjastojen etuna on se, että solufunktioiden toimivuus on tarkistettu ja niiden suoritusarvot on spesifioitu. Soluille toimitetaan tavallisesti myös Spice-simulointimallit. Piiriin huolellinen simulointi onkin tärkeää, koska valmistusta mikropiiriä ei voi korjailta hyppylankavirityksillä, kuten piirilevylle rakennettua laitetta. Tästä syystä myös suunnittelusääntöjen ohjelmallinen tarkistus on erittäin suositeltavaa, jos käytetty työkalu suinkin sitä tukee. Kokonaisen mikropiirin simuloiminen yhtenä kokonaisuutena on kuitenkin raskasta puuhaa, joka vaatii raskaat ohjelmistot. Jos rohkeus riittää ja jos piiri on mitoitettu konservatiivisesti, simuloiminen voi tietenkin kuvitella toteuttavansa myös pienempinä lohkoina kevyemmällä simulointityökaluilla.

Digitaalipiirien tapauksessa piiriä ei useinkaan rakenneta suoraan standardisoluista, vaan piiriin halutun looginen toiminta kuvataan esimerkiksi VHDL-kielillä, josta synteesityökaluilla generoidaan enemmän tai vähemmän automaattisesti layout. Tällainenkin ohjelmisto löytyy ilmaisversiona Linux-ympäristöön: ranskalainen Alliance. Analogiapuolella piirien rakentaminen toiminnallisesta kuvauksesta ei ole yhtä yleistä, mutta kokeellisia ohjelmistoja siihenkin tarkoitukseen on olemassa. Esimerkkinä kanadalainen Ballistic, joka on tarkoitettu toimimaan Mentorin suunnitteluohjelmiston yhteydessä.

Mitä halvalla saa aikaan

Mitä sitten halpatyökaluilla voi kuvitella tekevänsä? Monimutkaiset digitaaliset ja sekasignaaliipiirit on syytä jättää ammattilaisille, joilla on kunnolliset suunnittelu- ja simulointiohjelmit. Puhtaiden digitaalipiirien tapauksessa kytkennän voi myös usein toteuttaa helpom-

min ohjelmoitavilla porttimatriiseilla. Mutta esimerkiksi erilaisen antureiden lukuelektronikka, joihin saattaa kuulua muutama operaatiovahvistin ja vähän hajalogiikkaa voi hyvinkin olla toteutettavissa piille tavallisilla elektroniikka- ja piirilevy-suunnittelijan taidoilla.

Erityisen kätevää voisi olla anturien ja niiden lukuelektronikan toteuttaminen samalle sirulle, jolloin vältetään kotelointiin ja johdotukseen liittyviä parasiittisia elementtejä. Prosessinvälittäjien kautta pääsee nimittäin myös käsiksi muun muassa mikromekaniikan ja CMOSin yhdistäviin prosesseihin sekä nopeisiin GaAs/HEMT-prosesseihin, joilla voi tehdä vaikkapa mikroaltovahvistimia. Ja mikäpä estää integroidusta mikroaltoaentennia tai pienempitaajuisia sähkömagneettista signaalia poimivaa kela suoraan (riittävän suurikokoiselle) piisirulle. Samoin FLASH-muistisoluja sisältäviä piirejä valmistetaan MPW-pohjalta. Eksoottisempia prosesseja harkittaessa on toki tarkistettava löytyykö tuki käytettävillä työkaluilla.

Jos puheet ASIC-suunnittelutyön kalleudesta hirvittävät, kannattaa muistaa, että laitteen elektroninen- ja piirilevy-suunnittelu sekä mahdollinen simulointi maksavat siinäkin tapauksessa, että laite tehdään perinteiseen tapaan piirilevylle. Joka tapauksessa halpatyökalut ja moniprojektiajot alentavat piille suunnittelun aloituskynnystä. ●

ENGLISH SUMMARY

Low cost ASIC

Design and manufacture of custom integrated circuits on a shoestring budget is investigated. Some freely available CAD programs and low-cost low-volume chip processing services are introduced. The idea is considered that design of simple chips may not be much more complicated than designing an equivalent circuit on a printed circuit board.



Mikko Kiviranta työskentelee tutkijana VTT:n Mittaustekniikan tutkimusalueella, erikoisalueena suprajohtavat anturit ja vähäkohinaiset vahvistimet.

Aiheesta enemmän

Piirien valmistus

Europractice	www.imec.be/europractice/europractice.html
CMP	http://tima-cmp.imag.fr/CMP/CMP.html
MOSIS	www.mosis.org
VTT Elektroniikka	www.ele.vtt.fi/docs/emk/emksilicon.html

Suunnittelutyökaluja

Alliance	http://cao-vlsi.ibp.fr/index.gb.html
Magic	www.research.digital.com/wrl/projects/magic/magic.html
LASI	ftp://ftp.funet.fi/pub/msdos/Sintel/cad/lasi515a.zip ja lasi515b.zip
Tanner Research	www.tanner.com
Ballistic	www.eecg.toronto.edu/~gdt/

Kotelointi ja bondaus

Detection Technology	www.deetee.com
Selmic OY	www.kemi.fi/~selmic/index.html

Ammattimaisia ASIC-suunnittelutaloja

Smartech	www.smartech.fi
VLSI Solutions	www.vlsi.fi
Fincitec	www.kemi.fi/~studio/fincitec.html
Hantro Products	www.hantro.com

ASIC-perustietoja

ASIC-kirja	http://spectra.eng.hawaii.edu/~msmith/ASICs/HTML/ASICs.htm
Tietoa halpatyökaluista	www.ece.ucdavis.edu/sscl/clcfq/faq/faq-toc.html